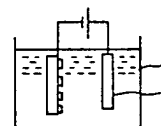
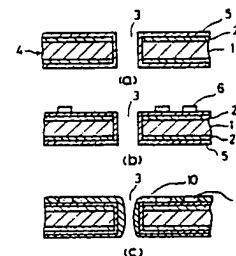


**(54) PLATING OF PRINTED BOARD**

(11) 1-61986 (A) (43) 8.3.1989 (19) JP  
 (21) Appl. No. 62-219865 (22) 1.9.1987  
 (71) FUJITSU LTD (72) OSAMU KASAI  
 (51) Int. Cl.<sup>4</sup> H05K3/18, C25D7/00

**PURPOSE:** To form an electrolytic copper plated layer of a sufficient thickness in a through hole as well as selectively only on one side of a substrate by a method wherein an electrode sheet is provided opposite to the formed resist pattern side of a printed board while the substrate is plated meeting the requirements for a specified content of copper sulfate in electrolyte and a specified current density between the substrate and the electrode.

**CONSTITUTION:** A printed board 4 with a through hole 3 made and resist patterns 6 formed on one side is immersed in electrolyte (electrolytic copper plating solution) 11. This electrolyte of 11 is composed of 270~330gr of copper sulfate ( $\text{CuSO}_4 \cdot 5\text{H}_2\text{O}$ ), 100gr of  $\text{H}_2\text{SO}_4$  in 98 weight %, chlorine ion concentration in 50ppm with specified amount of salt added to said plating bath materials melted in water as solvent. Next, the board 4 and electrodes are impressed with direct current making the current density of electrolyte 55~65mA/cm<sup>2</sup> assuming the board 4 as negative electrode side while a copper electrode 9 provided opposite to the board side whereon the resist patterns 6 are formed as positive electrode side. Through these procedures, an electrolytic copper plated layer 10 in sufficient thickness can be formed in the through hole while the electrolytic copper plated layer 10 can be formed selectively only on one side whereon the resist patterns 6 are formed.



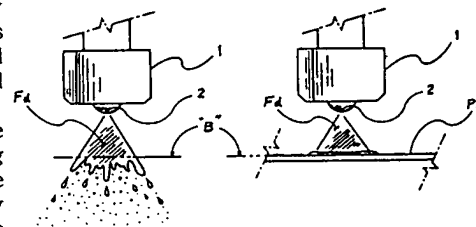
1: substrate, 2: copper foil pattern

**(54) FILM COATING PROCESS AND BLENDING AGENT OF LIQUID PHOTO SOLDER RESIST**

(11) 1-61987 (A) (43) 8.3.1989 (19) JP  
 (21) Appl. No. 62-219810 (22) 2.9.1987  
 (71) NORDSON K.K. (72) TAKAHARU SHIMADA  
 (51) Int. Cl.<sup>4</sup> H05K3/28, B05D1/02

**PURPOSE:** To improve the efficiency of a soldering process as well as the quality of a printed wiring board by a method wherein liquid flat solder resist is sprayed from an airless spraying flat nozzle to coat the printed wiring board surface with the resist by applying a dovetail type liquid film part produced at a certain distance from the spraying flat nozzle to the surface.

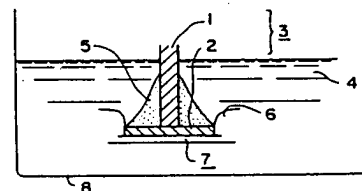
**CONSTITUTION:** Liquid flat solder resist is sprayed from an airless spray nozzle 1 to coat the PP plane of a printed wiring board with the resist by applying the bottom (B line) of dovetail type liquid film part Fd to the PP plane. The length "l" from the nozzle 2 to the "B" line at the bottom of said film may be around 5mm to coat the printed wiring board. Furthermore, the non-volatile content of liquid flat solder resist is to be 10~40%; the solvent as the other volatile content is a compound type solvent comprising the high boiling point type at 100~210°C and the low boiling point type at 30~100°C to be a blending agent with the blending weight ratio of 40~95% for the high boiling point solvent and 60~5% for the low boiling point solvent.

**(54) METHOD OF SOLDERING ELECTRONIC COMPONENT**

(11) 1-61988 (A) (43) 8.3.1989 (19) JP  
 (21) Appl. No. 62-219661 (22) 2.9.1987  
 (71) FURUKAWA ELECTRIC CO LTD:THE (72) KENZO KOBAYASHI(2)  
 (51) Int. Cl.<sup>4</sup> H05K3/32

**PURPOSE:** To enable a tin-lead alloy of a specified composition to be deposited by a method wherein the composition of tin-lead alloy to be separated is controlled according to immersion time thereof during the soldering process for deposited solder on a part to be soldered by immersing the electronic component to be soldered in a solution containing lead rhodinic acid or tin-lead rhodinic acid.

**CONSTITUTION:** A sample equivalent to a part 3 to be soldered is immersed in a bath 8 of solution 4 containing lead rhodinic acid or tin-lead rhodinic acid in specified concentration and temperature. Then, tin-lead alloys separated from the sample at every changeable immersion times are picked up to check the composition ratios of tin-lead using e.g., a differential thermal analyzer. Next, the part to be actually soldered is immersed in the solution 4 containing lead rhodinic acid in the specified concentration and temperature. Finally, the immersion times are controlled by reading out the separation times of solder in specified tin-lead alloy composition of the part to be soldered making reference to the results previously checked.



1: lead, 2: pad, 6: solder resist, 7: wiring substrate

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

昭64-61986

⑪ Int. Cl.<sup>4</sup>

識別記号

庁内整理番号

⑬ 公開 昭和64年(1989)3月8日

H 05 K 3/18  
C 25 D 7/00

G-6736-5F  
J-7325-4K

審査請求 未請求 発明の数 1 (全4頁)

⑭ 発明の名称 プリント基板のメッキ方法

⑮ 特 願 昭62-219865

⑯ 出 願 昭62(1987)9月1日

⑰ 発 明 者 笠 井 修 神奈川県川崎市中原区上小田中1015番地 富士通株式会社  
内

⑱ 出 願 人 富士通株式会社 神奈川県川崎市中原区上小田中1015番地

⑲ 代 理 人 弁理士 井 桁 貞一

#### 明 細 書

##### 1. 発明の名称

プリント基板のメッキ方法

##### 2. 特許請求の範囲

硫酸銅を硫酸に溶解した電解銅メッキ液(11)内に、スルーホール(3)を設け片側の面にレジストパターン(6)を形成したプリント基板(4)を浸漬し、該プリント基板(4)と電極(9)間を通電して該プリント基板のスルーホールと、該基板の片側に電解銅メッキ層(10)を形成する方法に於いて、

前記プリント基板(4)のレジストパターン(6)の形成側にのみ対向して電極板(9)を設け、前記電解銅メッキ液(11)1ℓ内の硫酸銅の含有量を270～330grとし、基板(4)と電極(9)間の電流密度を55～65mA/cm<sup>2</sup>として基板に銅メッキすることの特徴とするプリント基板のメッキ方法。

##### 3. 発明の詳細な説明

(図 要)

スルーホールを設けたプリント基板の片側にパターン電解銅メッキ層を形成する方法に関し、

スルーホール内とレジストパターンを設けた基板の片側に選択的に銅メッキ層が形成されるのを目的とし、

硫酸銅を硫酸に溶解した電解銅メッキ液内に、スルーホールを設け片側の面にレジストパターンを形成したプリント基板を浸漬し、該プリント基板と電極間に通電して該プリント基板のスルーホールと、該基板の片側に銅メッキ層を形成する方法に於いて、

前記プリント基板のレジストパターンの形成側に対向して電極板を設け、前記電解液1ℓ内の硫酸銅の含有量を270～330grとし、基板と電極間の電流密度を55～65mA/cm<sup>2</sup>として基板をメッキすることで構成する。

(産業上の利用分野)

本発明は、プリント基板のパターン電解銅メッキの方法に係り、特に基板の片側の配線パターン

と、基板のスルーホール内に選択的に銅メッキする方法に関する。

プリント基板には種々な構造があるが、例えばエポキシ樹脂のような熱硬化性樹脂の両面に銅箔を形成し、該銅箔を所定のパターンに形成した後、この銅箔パターン上に無電解銅メッキを施し、更にこの上に所定の電解銅メッキパターンを形成した後、このプリント基板を樹脂を介して多層に形成する多層プリント基板がある。

このような多層プリント基板を形成する際、特に多層プリント基板の表面に設置するプリント基板は、銅箔パターンを形成したプリント基板にスルーホールを設け、該スルーホール内と基板の片側のみに選択的にパターン銅メッキを施した構造のプリント基板が要求される。

#### (従来の技術)

従来、このようなプリント基板を製造する場合、第3図(a)に示すように、エポキシ樹脂のような熱硬化性樹脂の基材1の両面に所定のパターンを形

成した銅箔2を形成し、この基材1の所定位置にスルーホール3を設けたプリント基板4の前記スルーホール3内と基板4の両面に無電解銅メッキ層5を形成する。

次いで第3図(b)に示すように、電解パターン銅メッキ層を形成すべき基板4の面に所定のレジストパターン6を形成するとともに該基板の裏面側に電解銅メッキ層の付着を防止するために、レジスト膜7を塗布する。

このような処理を施した基板4を、第4図に示すような98重量%の濃硫酸( $H_2SO_4$ )が180gr、硫酸銅( $CuSO_4 \cdot 5H_2O$ )が75gr、メッキ層が平滑な状態を得られるように、塩素イオン濃度( $Cl^-$ )が50ppmとなるように食塩を所定量添加し、これ等を更に溶媒の水に溶解して1ℓの電解液とした銅の電解液8内に浸漬する。

そしてプリント基板4を負電極とし、銅板よりなる電極板9を正電極として基板4と電極板9との間に電解液の電流密度が30Aとなるように電圧を印加して第3図(c)に示すように、基板4のレジ

ストパターン6を形成した片側とスルーホール3内に銅の電解メッキ層10を形成している。

また従来の他の方法として第5図(a)に示すように、基材1の両面に銅箔パターン2を形成後、スルーホール3を設け、無電解銅メッキ層5を形成したプリント基板4の片側の面へのみ、第5図(b)に示すようにレジストパターン6を形成し、このプリント基板4を前記した銅の電解液に浸漬して前記したのと同様な電解条件で電解銅メッキ層を形成している。

#### (発明が解決しようとする問題点)

然し、上記した前者の方法ではレジスト膜7が形成されているため、スルーホール3内を十分電解液が移動しないため、スルーホール3内には電解銅メッキ層が殆ど形成されない問題がある。

更に後者の方法では、第5図(c)に示すように、基板4の裏側(レジストパターンが形成されている側)に付着した銅メッキ層の厚さ $h$ は、基板4の裏側に付着した銅メッキ層の厚さ $h'$ と殆ど等

しく、基板の裏側にも厚い銅メッキ層が付着するため、この分厚いメッキ層を含めてエッチングにより配線パターンを形成するとパターン側面がだれ、所定形状のパターンが形成されない。従って一旦メッキ層をエッチングするための工程が必要となり、工程が煩雑となる問題がある。

本発明は上記した問題点を除去し、スルーホール内には充分厚さの厚い電解銅メッキ層が形成され、また基板の片側のみに選択的に電解銅メッキ層が形成されるようにしたプリント基板のメッキ方法の提供を目的とする。

#### (問題点を解決するための手段)

上記目的を達成するための本発明のプリント基板のメッキ方法は、硫酸銅を硫酸に溶解した電解銅メッキ液内に、スルーホールを設け片側の面にレジストパターンを形成したプリント基板を浸漬し、該プリント基板と電極間に通電して該プリント基板のスルーホールと、該基板の片側に電解銅メッキ層を形成する方法に於いて、

前記プリント基板のレジストパターンの形成側に対向して電極板を設け、前記電解液1中の硫酸銅の含有量を270～330grとし、基板と電極間の電流密度を55～65A/cm<sup>2</sup>として基板をメッキする。

#### 〔作用〕

本発明のプリント基板のメッキ方法は、レジストパターンを形成したプリント基板側にのみ、電極を設けることで、レジストパターンを形成したプリント基板の裏面側に電解銅メッキ層が形成されないようにし、また電解液の硫酸銅の濃度および電解メッキの際の電流密度を増加させることでスルーホール内にも充分の厚さの電解銅メッキ層が付着するようにする。

#### 〔実施例〕

以下、図面を用いながら本発明の方法の一実施例につき詳細に説明する。

第1図(a)に示すように基材1の両面に銅箔パタ

いる基板の側に対向するようにして電極9を設ける。

このようにすれば、第1図(c)に示すように、高電流密度でかつ電解液の銅のイオン濃度が大きいので、スルーホール3内にも所定の厚さの電解銅メッキ層10が容易に形成され、また基板のレジストパターン6が形成されていない側には、電極板9が設けられていないため、電流がレジストパターンが形成されていない側へ廻りこんで流れることが無くなり、電解銅メッキ層10が殆ど形成されない。

#### 〔発明の効果〕

以上の説明から明らかなように本発明の方法によれば、スルーホール内に充分な厚さの電解銅メッキ層が形成され、かつレジストパターンを形成したプリント基板の片側にのみ、選択的に電解銅メッキ層が形成される効果がある。

ーン2を形成し、スルーホール3を設けたプリント基板4に無電解銅メッキ層5を形成する。

更に第1図(b)に示すように、プリント基板4の片側に銅メッキパターン形成用のレジストパターン6を形成する。

次いでこのような処理を施したプリント基板4を第2図に示すような電解液11中に浸漬する。この電解液は、硫酸銅(CuSO<sub>4</sub>・5H<sub>2</sub>O)が300gr、98重量%のH<sub>2</sub>SO<sub>4</sub>が100gr、塩素イオン濃度が50ppmとなるように食塩を所定重量添加し、更にこれらのメッキ浴形成材料を溶媒の水に溶解して1ℓの電解液になるようにする。この電解液は従来の電解液と比較すると、硫酸銅の含有量が約4倍となっており高濃度に銅イオンを含む電解液となって居る。

次いでこの基板4を負電極側に、銅の電極9を正電極として基板と電極間に電解液の電流密度が従来の2倍の60mA/cm<sup>2</sup>となるように直流の電流を印加する。

この電極9はレジストパターン6が形成されて

第1図は本発明のプリント基板のメッキ方法を示す工程図、

第2図は本発明のプリント基板のメッキ方法の説明図、

第3図は従来のプリント基板のメッキ方法を示す工程図、

第4図は従来のプリント基板のメッキ方法の説明図、

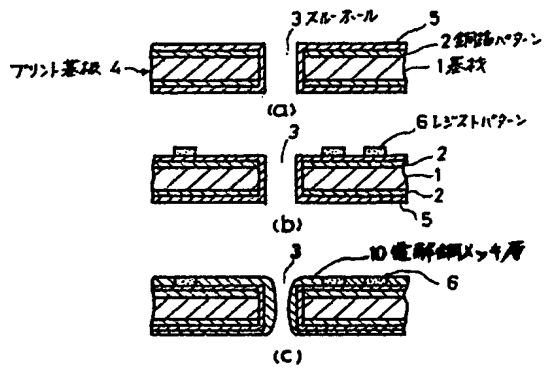
第5図は従来のプリント基板の他のメッキ方法を示す工程図である。

図に於いて、

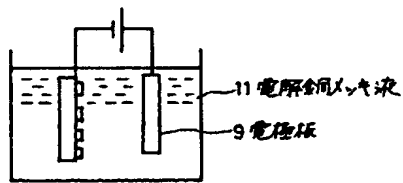
1は基材、2は銅箔パターン、3はスルーホール、4はプリント基板、5は無電解銅メッキ層、6はレジストパターン、9は電極板、10は電解銅メッキ層、11は電解銅メッキ液を示す。

代理人 弁理士 井 術 貞

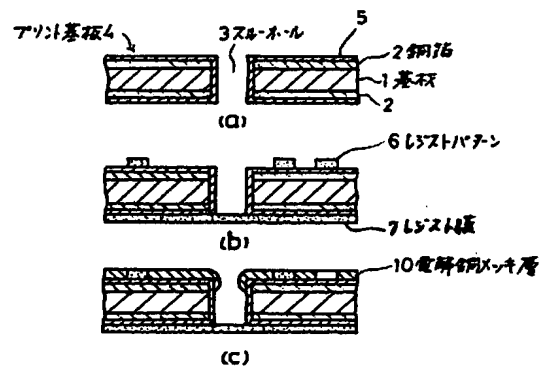




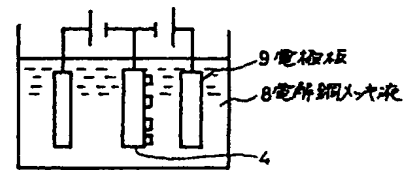
本発明のアソト基板のメッキ方法を示す工程図  
第 1 図



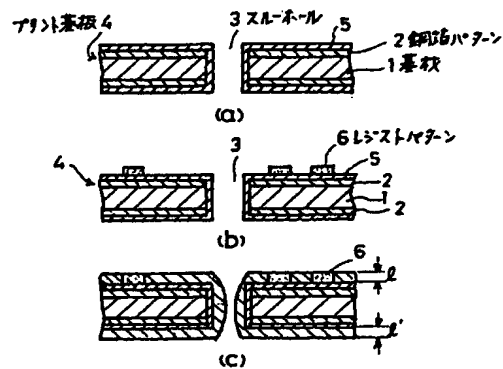
本発明のアソト基板のメッキ方法の説明図  
第 2 図



従来のアソト基板のメッキ方法を示す工程図  
第 3 図



従来のアソト基板のメッキ方法の説明図  
第 4 図



従来のアソト基板の他のメッキ方法を示す工程図  
第 5 図